

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08116340 A

(43) Date of publication of application: 07 . 05 . 96

(51) Int. Cl

H04L 25/06  
H04B 3/10  
H04L 25/03  
// H03K 5/08

(21) Application number: 06249667

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing: 14 . 10 . 94

(72) Inventor: YAMAMOTO GOJI

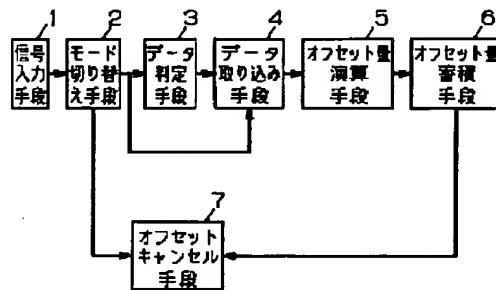
(54) OFFSET CANCELER

(57) Abstract:

PURPOSE: To cancel an offset amount without the need of a special circuit on an outside by canceling the offset amount from AD converted digital data by a software processing.

CONSTITUTION: At the time of shifting to a normal communication mode through the training mode of an isolated pulse, a signal input means 1 performs the input processing of input signals and a mode changeover means 2 outputs input data at the time of the training mode. A data judgement means 3 judges the input data and a data fetching means 4 fetches the input data on a positive side and a negative side among the input data as offset data corresponding to the judged result. An offset calculating means 5 calculates the offset amount based on the fetched offset data and an offset amount storage means 6 stores the offset amount. In the communication mode, a storage amount is subtracted from the input data outputted from the mode changeover means 2 by an offset cancellation means 7.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-116340

(43)公開日 平成8年(1996)5月7日

(51) Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 04 L 25/06		9199-5K		
H 04 B 3/10	C			
H 04 L 25/03	Z	9199-5K		
// H 03 K 5/08	R			

審査請求 未請求 請求項の数 5 OL (全 5 頁)

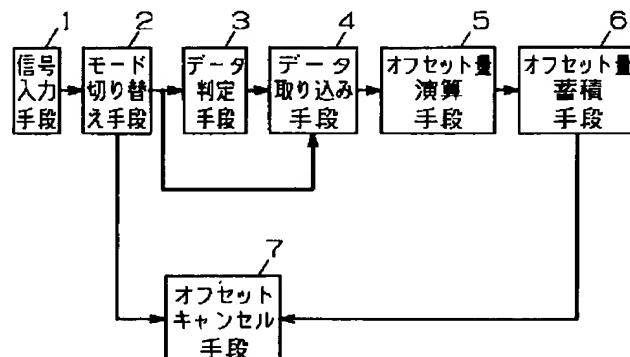
(21)出願番号	特願平6-249667	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成6年(1994)10月14日	(72)発明者	山本 剛司 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	弁理士 小鶴治 明 (外2名)

(54)【発明の名称】 オフセットキャンセラ

(57)【要約】

【目的】 デジタルデータに変換した入力データに含まれるDCオフセットを、ソフトウェア処理によりキャンセルすることにより外部に特別な回路を必要としない。

【構成】 入力信号処理を行う信号入力手段1と、変換結果の入力データを判定するデータ判定手段3と、前記判定結果と前記入力データからオフセットデータを取り込むデータ取り込み手段4と、前記オフセットデータからオフセット量を算出するオフセット量演算手段5と、前記オフセット量を記憶するオフセット量蓄積手段6と、前記入力データから前記オフセット量をキャンセルするオフセットキャンセル手段7を備える。



**【特許請求の範囲】**

【請求項1】孤立パルスのトレーニングモードを経て通常の通信モードに移行する伝送の、孤立パルスのトレーニングモードにおいて、入力信号の入力処理を行い、入力データを出力する信号入力手段と、前記信号入力手段で出力される入力データを判定し、その判定結果を出力するデータ判定手段と、前記データ判定手段の判定結果により、前記信号入力手段の入力データのうち、正側と負側の入力データをオフセットデータとして取り込むデータ取り込み手段と、前記データ取り込み手段で取り込んだオフセットデータに基づいて、オフセット量を算出するオフセット量演算手段と、前記オフセット量演算手段で算出されたオフセット量を記憶するオフセット量蓄積手段と、通信モードにおいては、前記信号入力手段で出力される入力データから前記オフセット量蓄積手段に記憶されているオフセット量を減算処理するオフセットキャンセル手段を備えたことを特徴とするを備えたことを特徴とするオフセットキャンセラ。

【請求項2】データ取り込み手段は、信号入力手段で出力される正側と負側の複数サンプルの入力データをオフセットデータとして取り込み、オフセット量演算手段は、前記データ取り込み手段で取り込まれた複数サンプルのオフセットデータの平均演算処理結果をオフセット量とする機能を備えたことを特徴とする請求項1記載のオフセットキャンセラ。

【請求項3】ピンポン伝送においてデータ取り込み手段は、信号入力手段で出力される入力データを1バースト分全てオフセットデータとしてメモリに保持し、オフセット量演算手段は、前記データ取り込み手段で取り込まれた1バースト分のオフセットデータの中から、バースト伝送特有のトレーニング信号におけるフレームビットの符号間干渉による信号の歪みを除いた正側と負側のオフセットデータの平均演算処理結果をオフセット量とする機能を備えたことを特徴とする請求項2記載のオフセットキャンセラ。

【請求項4】データ取り込み手段は、信号入力手段で出力される連続した正側と負側の入力データを1対のオフセットデータとして取り込む機能を備えたことを特徴とする請求項2記載のオフセットキャンセラ。

【請求項5】通信モードにおいて、入力信号の入力処理を行い、入力データを出力する信号入力手段と、前記信号入力手段で出力される入力データを判定し、その判定結果を出力するデータ判定手段と、前記信号入力手段で出力される入力データから前記オフセット量蓄積手段で記憶されているオフセット量を減算処理するオフセットキャンセル手段と、前記オフセットキャンセル手段で減算処理されたデータの判定を行うデータ判定手段と、前記データ判定手段で出力された判定結果と、前記オフセットキャンセル手段で減算処理されたデータとからオフセットキャンセル処理のキャンセル残を検出し、そのキ

ヤンセル残に基づいてオフセット量を補正を行うオフセット量補正手段を備えたことを特徴とする請求項1記載のオフセットキャンセラ。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】本発明は孤立パルスのトレーニングモードを経て、通常の通信モードに移行する信号伝送におけるDCオフセット量をキャンセルするオフセットキャンセラに関するものである。

**【0002】**

【従来の技術】従来の等化器は、AGCのためのアンプで発生するオフセット量を等化するためにアンプの出力部分にコンデンサを接続し、直流分のオフセットをカットし、AD変換処理を行っていた。

**【0003】**

【発明が解決しようとする課題】しかしながら上記の従来例の構成で、AD変換処理を行うと、AD変換器において発生するオフセット量に対してキャンセルすることができず、以降の処理はオフセット量が含まれたデジタルデータで処理を行うことになり、等化器の劣化となり、性能劣化の要因となっていた。

【0004】本発明は上記問題点に鑑み、AD変換されたデジタルデータからオフセット量をソフトウェア処理によりキャンセルさせて、これにより外部に特別な回路を必要とせずに、オフセット量のキャンセルすることを目的とする。

**【0005】**

【課題を解決するための手段】上記問題点を解決するために本発明のオフセットキャンセラは、孤立パルスのトレーニングモードを経て通常の通信モードに移行する伝送の、孤立パルスのトレーニングモードにおいて、入力信号の入力処理を行い、入力データを出力する信号入力手段と、前記信号入力手段で出力される入力データを判定し、その判定結果を出力するデータ判定手段と、前記データ判定手段の判定結果により、前記信号入力手段の入力データのうち、正側と負側の入力データをオフセットデータとして取り込むデータ取り込み手段と、前記データ取り込み手段で取り込んだオフセットデータに基づいて、オフセット量を算出するオフセット量演算手段

と、前記オフセット量演算手段で算出されたオフセット量を記憶するオフセット量蓄積手段と、通信モードにおいては、前記信号入力手段で出力される入力データから前記オフセット量蓄積手段に記憶されているオフセット量を減算処理するオフセットキャンセル手段を備えたものである。

【0006】前記データ取り込み手段は、前記信号入力手段で出力される正側と負側の複数サンプルの入力データをオフセットデータとして取り込み、前記オフセット量演算手段は、前記データ取り込み手段で取り込まれた複数サンプルのオフセットデータの平均演算処理結果を

オフセット量とする機能を備える。

【0007】また、ピンポン伝送において前記データ取り込み手段は、前記信号入力手段で出力される入力データを1バースト分全てオフセットデータとしてメモリに保持し、前記オフセット量演算手段は、前記データ取り込み手段で取り込まれた1バースト分のオフセットデータの中から、バースト伝送特有のトレーニング信号におけるフレームビットの符号間干渉による信号の歪みを除いた正側と負側のオフセットデータの平均演算処理結果をオフセット量とする機能を備える。

【0008】また、前記データ取り込み手段は、前記信号入力手段で出力される連続した正側と負側の入力データを1対のオフセットデータとして取り込む機能を備える。

【0009】通信モードにおいて、前記オフセットキャンセル手段で減算処理されたデータの判定を行うデータ判定手段と、前記データ判定手段で出力された判定結果と、前記オフセットキャンセル手段で減算処理されたデータとからオフセットキャンセル処理のキャンセル残を検出し、そのキャンセル残に基づいてオフセット量を補正を行うオフセット量補正手段を備えたものである。

【0010】

【作用】本発明は上記した構成によって、以下のような作用をする。

【0011】孤立パルスのトレーニングモードを経て通常の通信モードに移行する伝送の、孤立パルスのトレーニングモードにおいて、信号入力手段は、入力信号の入力処理を行い、入力データを出力する。データ判定手段は、前記信号入力手段で出力される入力データを判定し、その判定結果を出力する。データ取り込み手段は、前記データ判定手段の判定結果により、前記信号入力手段の入力データのうち、正側と負側の入力データをオフセットデータとして取り込む。オフセット量演算手段は、前記データ取り込み手段で取り込んだオフセットデータに基づいて、オフセット量を算出する。オフセット量蓄積手段は、前記オフセット量演算手段で算出されたオフセット量を記憶する。通信モードにおいて、オフセットキャンセル手段は、前記信号入力手段で出力される入力データから前記オフセット量蓄積手段に記憶されているオフセット量を減算処理する。

【0012】なお、前記データ取り込み手段は、前記信号入力手段で出力される正側と負側の複数サンプルの入力データをオフセットデータとして取り込む。この場合、前記オフセット量演算手段は、前記データ取り込み手段で取り込まれた複数サンプルのオフセットデータの平均演算処理結果をオフセット量とする。

【0013】また、前記データ取り込み手段は、前記信号入力手段で出力される入力データを1バースト分全てオフセットデータとしてメモリに保持する。この場合、前記オフセット量演算手段は、前記データ取り込み手段

で取り込まれた1バースト分のオフセットデータの中から、バースト伝送特有のトレーニング信号におけるフレームビットの符号間干渉による信号の歪みを除いた正側と負側のオフセットデータの平均演算処理結果をオフセット量とする。

【0014】また、前記データ取り込み手段は、前記信号入力手段で出力される連続した正側と負側の入力データを1対のオフセットデータとして取り込む。

【0015】通信モードにおいて、データ判定手段は、  
10 前記オフセットキャンセル手段で減算処理されたデータの判定を行う。オフセット量補正手段は、前記データ判定手段で出力された判定結果と、前記オフセットキャンセル手段で減算処理されたデータとからオフセットキャンセル処理のキャンセル残を検出し、そのキャンセル残に基づいてオフセット量を補正を行う。

【0016】

【実施例】以下本発明の一実施例の等化器について、図面を参照しながら説明する。

【0017】(実施例1) 図1は本発明の実施例1におけるデジタル加入者線を用いたピンポン伝送において、孤立パルスのトレーニングモードにおいて、オフセット量を検出し、通信モードにおいてオフセットキャンセル処理を行うオフセットキャンセラのプロック図を示すものである。

【0018】図1において、1は信号入力手段で、入力信号の入力処理を行い、入力データを出力する。2はモード切り替え手段で、信号入力手段1で出力される入力データのトレーニングモード時の出力先と通信モード時の出力先の切り替えを行う。3はデータ判定手段で、トレーニングモード時にモード切り替え手段2を経由して出力される信号入力手段1の入力データを判定し、その判定結果を出力する。4はデータ取り込み手段で、データ判定手段3の判定結果により、モード切り替え手段2から出力される入力データのうち、正側と負側の等化処理データをオフセットデータとして取り込む。ここでは、孤立パルスでの処理であるためデータ判定手段3の判定出力が“1”または“-1”的場合にオフセットデータとして取り込む。5はオフセット量演算手段で、データ取り込み手段4で取り込んだ“1”と“-1”でのオフセットデータに基づいて、オフセット量を算出する。ここでは、“1”と“-1”でのオフセットデータを加算することにより求める。

【0019】以下に、オフセット量の検出方法を示す。図2はオフセット量の検出のための説明図である。この図2において求めるオフセット量をd、本来の信号パルスの振幅をx、検出した正側パルスの振幅をA、負側パルスの振幅をBとする。これにより、検出振幅値AとBは、式1と式2のように表せる。

【0020】

5

$$A = x + d$$

$$B = -x + d$$

次にこの検出振幅値AとBを加算すると式3となる。 \* \* 【0021】

$$A + B = (x + d) + (-x + d) = 2d$$

よって、オフセット量dは、式4で表される。

$$d = (A + B) / 2$$

以上より、正負2つのパルスの振幅の加算結果を2でわり算した結果がオフセット量となる。

【0023】6はオフセット蓄積手段で、オフセット量演算手段5で算出されたオフセット量を記憶する。

【0024】以上のように構成された等化器について、図1を用いてその動作を説明する。伝送路から信号が入力されると信号入力手段1において、入力信号はサンプリングされ、デジタルデータに変換される。波形等化手段2は、信号入力手段1で変換されたデジタルデータに対して、波形等化処理を行い、等化処理データを出力する。次に、データ判定手段3は、波形等化手段2で等化処理したデータを“1”、“0”、“-1”的3値に判定し、その3値判定結果を出力する。データ判定手段3の出力である3値判定結果が“1”または“-1”的信号パルスならば、データ取り込み手段4において、波形等化手段2の等化処理データをオフセットデータとして取り込む。データ取り込み手段4において正負側の両データが取り込まれると、オフセット量演算手段5において、式4に従い、取り込んだオフセットデータからオフセット量を算出する。オフセット量演算手段5でオフセット量が算出されると、オフセット量はオフセット量蓄積手段6に記憶する。

【0025】以上により、孤立パルスからオフセット量を検出し、オフセットキャンセル処理を可能とする。

【0026】(実施例2) 図3は本発明の実施例2におけるデジタル加入者線を用いたピンポン伝送において、オフセット量を補正する等化器のブロック図を示すものである。

【0027】図3において、1は信号入力手段で、入力信号の入力処理を行い、入力データを出力する。6はオフセット蓄積手段で、信号入力手段1から出力される入力データからキャンセルするオフセット量を記憶する。7はオフセットキャンセル手段で、信号入力手段1で出力される入力データからオフセット量蓄積手段6で記憶されているオフセット量を減算処理する。3はデータ判定手段で、オフセットキャンセル手段7で減算処理されたデータの3値判定を行い、3値判定結果を出力する。8はオフセット補正手段で、データ判定手段3で出力された判定結果と、オフセットキャンセル手段7で減算処理されたデータとからオフセットキャンセル処理のキャンセル残を検出し、そのキャンセル残に基づいてオフセット量を補正を行う。

【0028】以上のように構成された等化器について、図3を用いてその動作を説明する。伝送路から信号が入※50

6

式1

式2

式3

【0022】

式4

※力されると信号入力手段1において、入力信号の入力処理を行い、入力データが出力される。オフセットキャンセル手段7は、信号入力手段1で出力された入力データ

10 からオフセット量蓄積手段6で記憶されているオフセット量を減算処理する。次にデータ判定手段3は、オフセットキャンセル手段7で処理された結果を3値判定し、判定結果を出力する。オフセット補正手段8は、まずデータ判定手段3で出力された判定結果から、符号間干渉にない孤立パルスを検出する。そして孤立パルスが検出できると、その点でのオフセットキャンセル手段7で出力されるデータをオフセットキャンセル処理でのキャンセル残として取り込む。次にそのキャンセル残からオフセット量を補正を行い、補正を行ったオフセット量をオフセット量蓄積手段に記憶させる。

【0029】ここでオフセットの補正は、取り込んだキャンセル残に一定係数を乗算した結果をオフセット量に加算処理する方法や、あらかじめ設定した定数をオフセット量に加減算処理する方法が考えられる。

【0030】また、キャンセル残の取り込みに際しては、複数のキャンセル残を検出し、その平均値をキャンセル残とすることも可能である。

【0031】以上により、受信信号のオフセット量の補正処理を可能とする。

【0032】

【発明の効果】以上のように本発明は、デジタル加入者線におけるピンポン伝送において、このオフセットキャンセラを採用すると、オフセット量のキャンセルをソフトウェア処理で、デジタルデータとして取り扱えるため、外部に特別な回路を必要とせずに実現することができ、回路規模の縮小を図ることができる。

【0033】また、このオフセットキャンセラはアナログデータのまま取り扱うことも可能である。

【図面の簡単な説明】

40 【図1】本発明の実施例1における等化器のブロック図  
【図2】本発明の実施例1における等化器のオフセットキャンセル処理の説明図

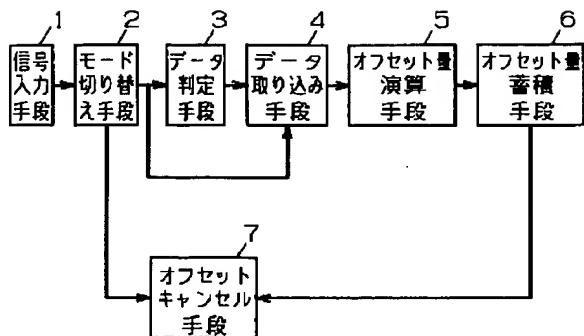
【図3】本発明の実施例2における等化器のブロック図  
【符号の説明】

- 1 信号入力手段
- 2 モード切り替え手段
- 3 データ判定手段
- 4 データ取り込み手段
- 5 オフセット量演算手段
- 6 オフセット量蓄積手段

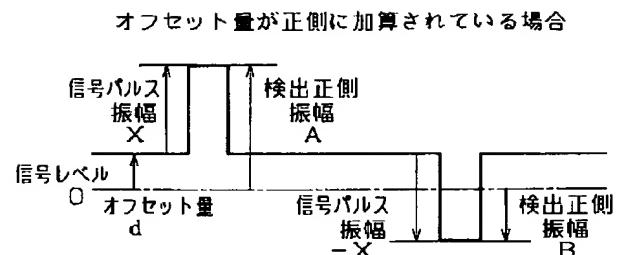
## 7 オフセットキャンセル手段

## \* \* 8 オフセット量補正手段

【図1】



【図2】



【図3】

